

Übersicht

XJAnalyser ist ein grafisches Werkzeug für die Analyse und die Fehlersuche bei Bausteinen innerhalb der JTAG-Kette. Durch einen einfachen Setup in 3 Schritten ist die sofortige Überprüfung der JTAG-Chain möglich, über grafische Interaktionen lassen sich alle Anschlüsse der JTAG-Bausteine darstellen und manipulieren.

Für einen einfacheren Zugriff lassen sich mehrere Pins zu einem Bus zusammenfassen. Mittels oszillierender Signale können die Verbindungen auf dem Board nachvollzogen oder sehr bequem Kurzschlüsse und Unterbrechungen identifiziert werden. Für die In-System-Programmierung (ISP) von JTAG-Bausteinen unterstützt der XJAnalyser Dateien im STAPL/JAM- und SVF-Standard.

Grafische Fehlersuche in der Schaltung

Verfolgen Sie die Signale in einem bestimmten Netz wie mit einem Oszilloskop. Setzen Sie dazu einen Anschluss auf einen alternierenden Pegel und untersuchen Sie dann unterschiedliche Testpunkte. Wenn Sie zu einem anderen Anschluss wechseln, wissen Sie sofort, ob er mit dem Netz verbunden ist oder nicht.

Auch Signale, die Sie von außen zu einem Baustein senden, können Sie sofort analysieren. Durch die Überwachung von Anschlüssen mit wechselndem Pegel können Sie z.B. sofort feststellen, ob eine Taste gedrückt wurde und an welchem Pin dieses Signal zur Wirkung kam, selbst wenn Sie viele Tausende Anschlüsse in der JTAG-Kette auf Ihrem Board haben.

Flexible Kontrolle

Sie können Bausteine in der JTAG-Chain ganz nach Ihren Vorstellungen kontrollieren und verändern. Dazu bietet Ihnen XJAnalyser drei unterschiedliche Wege: direkt über das grafische Interface, durch Verwenden der „Pin List“ oder über das „Pin-Watch“-Fenster. Im Pin Watch können Sie auch mehrere Anschlüsse zu Bussen zusammenfassen und dann in einem Schritt dem gesamten Bus einen Wert übergeben.

JTAG-Chain-Interaktion

Über das intuitive visuelle Interface sind schnelle Interaktionen mit allen Bausteinen der JTAG-Chain möglich, ohne jede Programmierung oder das Booten der Komponenten.

Über die Leitungen, mit denen beliebige Bausteine auf dem Board mit einem JTAG-Chip verbunden sind, können Sie auch diese Komponenten ansprechen. Dabei lassen sich sinnvolle Busse wie

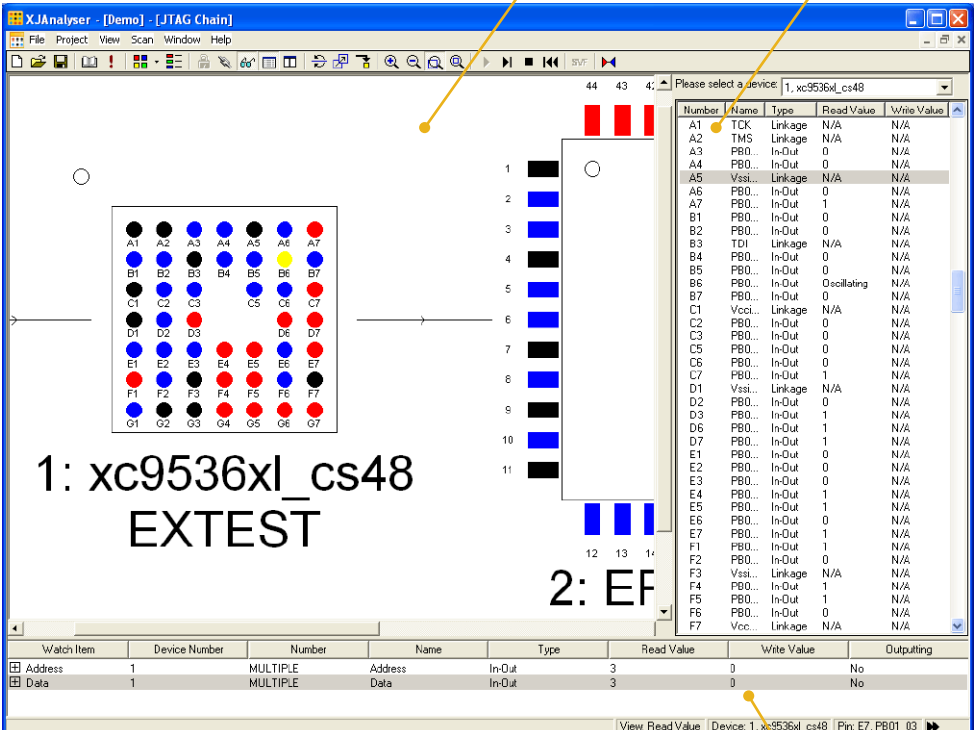
Die wichtigsten Vorteile

- **Verbesserte Rendite:** Selbst bei Entwicklungen mit BGA-Gehäuse ist eine schnelle und einfache Fehlersuche auf dem Board möglich, da Sie die Signale aller Pins kontrollieren und die Leiterbahnen verfolgen können
- **Die Produktentwicklung wird wesentlich beschleunigt,** weil das Debuggen von Prototypen und Entwicklungsbaugruppen in Minuten und nicht in Tagen erfolgen kann
- **Reduzierter Entwicklungsaufwand** durch den Wegfall vom Schreiben funktionaler Testsoftware, zum Überprüfen von grundlegenden Hardwareverbindungen

„Daten“ oder „Adressen“ zusammenfassen und die Werte können in geeigneten Zahlenformaten (Hex, Binär, Dezimal) eingegeben oder dargestellt werden.

Um Schäden auf dem Board zu vermeiden, erzeugt XJAnalyser Warnungen, wenn Sie versuchen, den Wert eines Anschlusses zu verändern, der von einer anderen Quelle getrieben wird.

Grafische Darstellung der JTAG-Chain Pin-Belegung



1: xc9536xl_cs48
EXTEST

2: EF

Number	Name	Type	Read Value	Write Value
A1	TCK	Linkage	N/A	N/A
A2	TMS	Linkage	N/A	N/A
A3	PB0...	In-Out	0	N/A
A4	PB0...	In-Out	0	N/A
A5	Vssi...	Linkage	N/A	N/A
A6	PB0...	In-Out	0	N/A
A7	PB0...	In-Out	1	N/A
B1	PB0...	In-Out	0	N/A
B2	PB0...	In-Out	0	N/A
B3	TDI	Linkage	N/A	N/A
B4	PB0...	In-Out	0	N/A
B5	PB0...	In-Out	0	N/A
B6	PB0...	In-Out	Oscillating	N/A
B7	PB0...	In-Out	0	N/A
C1	Vcc...	Linkage	N/A	N/A
C2	PB0...	In-Out	0	N/A
C3	PB0...	In-Out	0	N/A
C5	PB0...	In-Out	0	N/A
C6	PB0...	In-Out	0	N/A
C7	PB0...	In-Out	1	N/A
D1	Vssi...	Linkage	N/A	N/A
D2	PB0...	In-Out	0	N/A
D3	PB0...	In-Out	1	N/A
D6	PB0...	In-Out	1	N/A
D7	PB0...	In-Out	1	N/A
E1	PB0...	In-Out	0	N/A
E2	PB0...	In-Out	0	N/A
E3	PB0...	In-Out	0	N/A
E4	PB0...	In-Out	1	N/A
E5	PB0...	In-Out	1	N/A
E6	PB0...	In-Out	0	N/A
E7	PB0...	In-Out	1	N/A
F1	PB0...	In-Out	1	N/A
F2	PB0...	In-Out	0	N/A
F3	Vssi...	Linkage	N/A	N/A
F4	PB0...	In-Out	1	N/A
F5	PB0...	In-Out	1	N/A
F6	PB0...	In-Out	0	N/A
F7	Vcc...	Linkage	N/A	N/A

Watch Item	Device Number	Number	Name	Type	Read Value	Write Value	Outputting
Address	1	MULTIPLE	Address	In-Out	3	0	No
Data	1	MULTIPLE	Data	In-Out	3	0	No

View Read Value | Device: 1: xc9536xl_cs48 | Pin: E7, PB01_03

Pin Watch window

CPLD-Programmierung

Sie können STAPL/JAM- und SVF-Dateien direkt vom XJAnalyser auf Ihr Board laden. Diese Dateiformate werden typischerweise für die Programmierung von CPLD und FPGA verwendet. Auch wenn diese Dateien für den Einsatz in einer JTAG-Kette mit nur einem Baustein entwickelt wurden, ist XJAnalyser in der Lage, sie in eine JTAG-Chain mit mehreren Bausteinen zu integrieren.

„Golden Board“ Vergleich

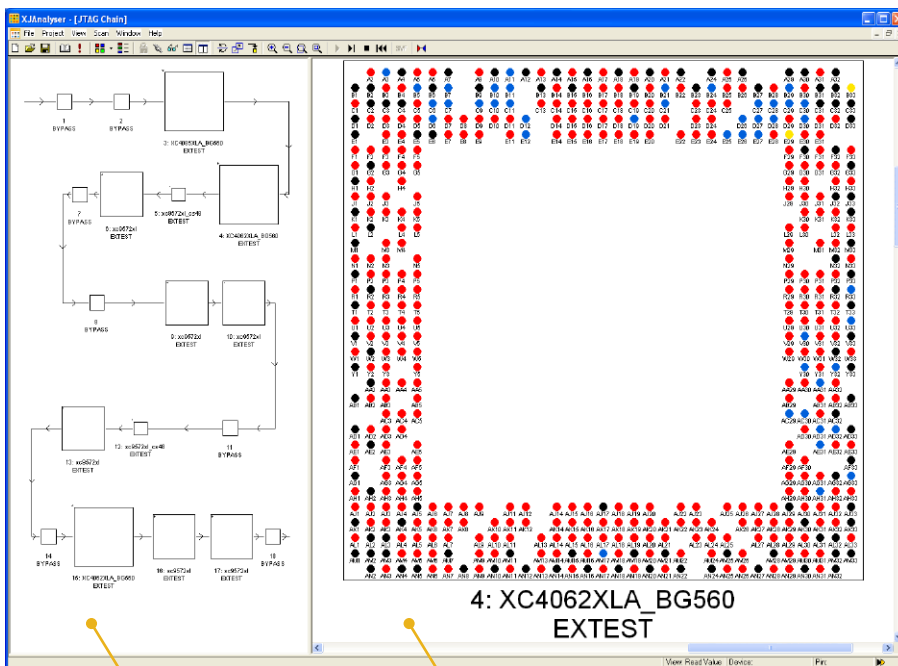
Sie können die Werte von JTAG Bauteilen heranziehen, die auf einer bekannten funktionsfähigen Baugruppe genutzt werden. Diese Werte können dann

verwendet werden, um Unterschiede zwischen den Baugruppen zu identifizieren.

Schneller, einfacher Aufbau

XJAnalyser bietet ein einfaches Werkzeug, mit nur 4 „Klicks“ können Sie mit dem Testen beginnen und sofort ihre Baugruppe debuggen. Alles was Sie tun müssen, ist die Vorgabe zu bestätigen, die Bibliothek mit den zugehörigen BSDL-Dateien auszuwählen und schon können Sie die Arbeit mit dem XJAnalyser aufnehmen.

Selbst wenn eine BSDL-Datei fehlt, arbeitet XJAnalyser korrekt mit den anderen Bausteinen in Ihrem Design zusammen.



Verkleinerte Darstellung

Vergrößerte Darstellung

Eigenschaften

- Test von BGA-Gehäusen und Bausteinen mit feinsten Geometrien
- Für den Betrieb werden nur die BSDL-Dateien benötigt
- Eingabe des Pin-Pegels — z.B. low, high oder alternierend
- Erkennen von Kurzschlüssen, Unterbrechungen und falschen Pegeln
- Einfacher Low-Level-Zugriff auf Bausteine über Pins und Busse
- Übersichtliche Darstellung der Anschlüsse mit variablem Zoom und Split-Screen-Funktion
- Schnelle Suche und Darstellung von sich ändernden Anschluss-Pins
- Programmierung der Bausteine mit SVF- und STAPL-Dateien
- Plug-and-play
- Interaktionen auf dem Board in Echtzeit

XJTAG bietet mehr...

Beim Kauf von XJAnalyser erhalten Sie alle genannten Funktionen. Außerdem im Preis:

- XJLink — der USB-2.0-Adapter, den Sie benötigen, um Ihren PC mit der JTAG-Schnittstelle auf dem Board zu verbinden
- Eine Floating Lizenz, die sich im XJLink befindet. Sie können die Software auf beliebig vielen PCs installieren
- Demo hardware
- Umfangreiches Tutorial

Kundenmeinung

Anthony Merry
Chief Technical Officer
Haliplex

“XJTAG ermöglicht es uns im Jahr bis zu 100.000 US\$ einzusparen. Dies geschieht durch geringere Entwicklungszeiten bei der Kommissionierung von neuen Platinen, durch die schnelle Reparatur von Boards und die Dezimierung von Ausschussware.”

“Andere Systeme tendieren dazu, Details auszublenden, was es schwierig macht, sicher zu stellen, dass bestimmte Aspekte abgedeckt sind. XJTAG kombiniert leistungsstarke Funktionen mit einem absolut kostengünstigen Preis und steht für überragenden Nutzen bei den Boundary-Scan-Systemen.”

Vertriebspartner / Technologiepartner

www.xjtag.com/partners