

概要

XJEaseは、JTAGテストの開発を高級言語でプログラミングできる、完全かつ、柔軟性のあるツールです。

組み込まれたインターコネクションテスト機能により、ネットリストの情報を元にして、基板のショート、オープンが評価されます。また、JTAG対応デバイス（CPLD, FPGA）や、Flashメモリに対するダウンロードもサポートします。更に、JTAG未対応デバイスへの機能テストや、プリント基板を起こす前に、テストカバレッジを最適化することもできます。

XJDeveloper

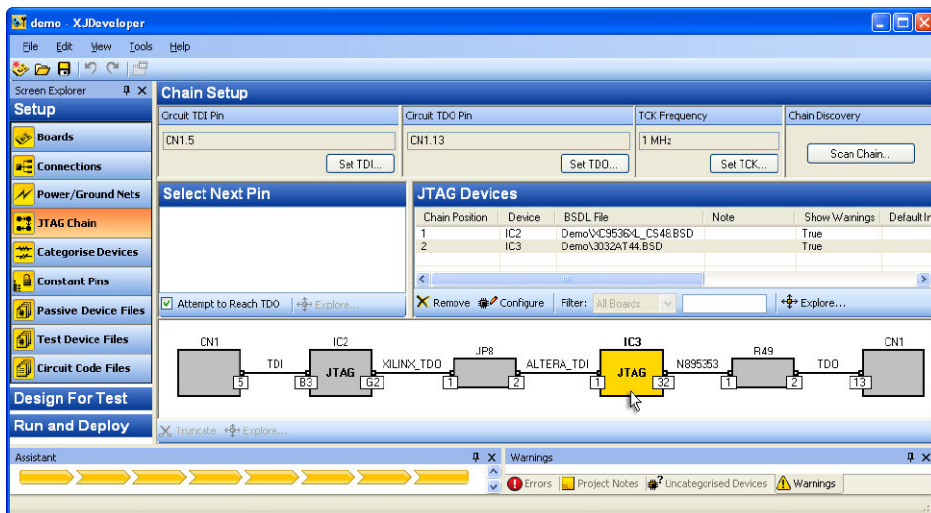
XJDeveloperでは、XJEaseでテストをプログラミングする時に必要な回路情報を、グラフィカルユーザーインターフェイスを用いて自動生成させることができます。このツールはネットリストを解析し、デバイス間の接続イメージを提供する為、テストの開発は簡単なドラッグ&ドロップインターフェイスで、JTAGチェーン設定とJTAG未対応デバイスの分類をすることで行えるようになります。

JTAG未対応デバイスのテスト

XJEaseにより、JTAG未対応デバイスへのテストも容易に行えます。例えば、メモリに値を書いて読み返す、そうすることでアドレス線、データ線がショートやオープンになっていないことを検証することができます。

更に、Ethernetの packets データ送受信など、より高度なテストも、ブートコードの必要なく、行えるようになります。

XJDeveloperによる設定



JTAGデバイスのテスト

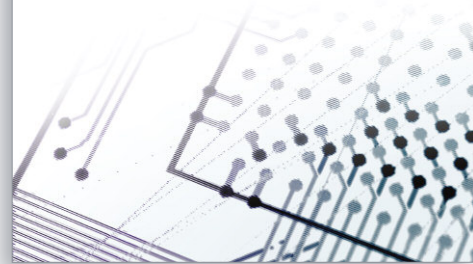
XJEaseは、ネットリスト、BSDLファイル（Boundary Scan Description Language）さえあれば、JTAGデバイスの実装テストが行えます。

BSDLファイルは、デバイスプロバイダーのウェブサイトから無料で入手できます。

また、XJEaseを用いて、テストや、その実行を完全にコントロールすることができます。JTAG未対応デバイスの、どの信号線がドライブされて、どれが読み込まれるかを指定するだけです。JTAGそのものの動作や命令語など、知る必要はありません。

主な効果

- 高い精度で欠陥を解析し、基板デバッグの時間を削減
- 早期設計段階からの検証により、タイムtoマーケットを短縮し、プロジェクトのリスクを削減
- 設計・試作で用いるテストを再利用し、製造検査・フィールドサポートのテスト開発工数を削減
- プロジェクト間でもテストは再利用されて、工数を削減



テストが迅速に開発できる

JTAG未対応デバイスへの機能テストは、デバイスごとにプログラミングされます。基板に対する配慮は必要ありません。そのため、基板が変わってもデバイスごとの機能テストは再利用され、テスト開発期間とコストを削減できるようになります。

テストには高級言語プログラミング特有の、変数、ループ、条件実行、関数コールなど多彩な機能を楽しむことができます。結果、自在に基板をリアルタイムに制御し、評価することができます。

テストライブラリーを無償で公開

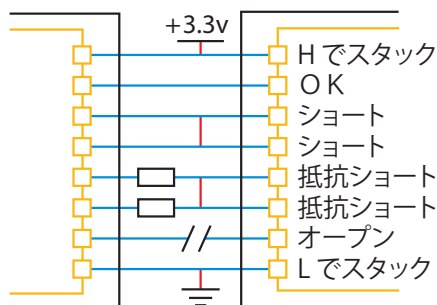
XJEaseのJTAG未対応デバイス用の多彩な機能テストライブラリーを、www.xjtag.com からダウンロードしていただけます。これらにより、初めてのユーザでも、完全な機能テストをプログラミング無しに作成することが出来ます。

望まれるデバイスがリストに無くても、同等のデバイス用ファイルに対する僅かな変更のみで十分です。XJTAG社、代理店である富士設備は、これらテストの作成をサポートしています。

インターコネクトテスト (実装テスト)

XJEaseにはJTAGデバイスの全信号線に対するインターコネクトテストが内蔵されています。バウンダリスキャンによって、電源やグランドへのショート、抵抗ショート、インバータを介したショートなど、あらゆるショートやオープンを検査します。

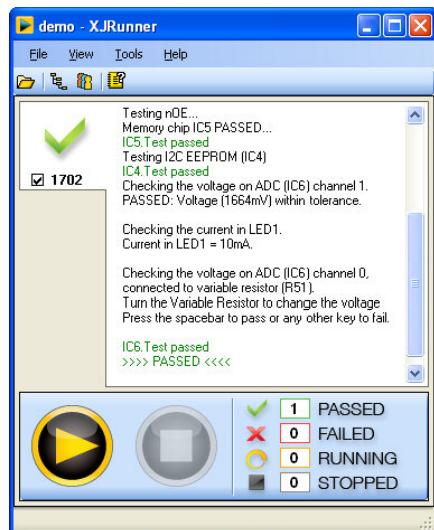
プルアップやプルダウン抵抗のテストも自動テストの一環として行われます。僅かなクロストークでさえ、さらなるテストを用いて離れた箇所のショートまで明らかにできるでしょう。



XJEaseのインターコネクトテストで
広範に欠陥を検出

エラーを検出することで、基板の状態によっては、インターコネクトテストは更なるテストを実行し、欠陥のある場所を特定します。欠陥が無いと思われていた基板から、欠陥を検出した多くの顧客事例が報告されています。

XJRunner が付いてきます



詳しくは、XJRunnerのデータシートを参照下さい

Flash ROM へのプログラミング

XJTAGのウェブサイトでは、Flash プログラミングの為に、デバイスファイルを提供しています。

これらファイルは、単純にデバイスごとのプログラミングアルゴリズムを使用しているだけです。他のJTAG未対応デバイスと同様、JTAGデバイスとFlash デバイス間の接続定義は不要です。ツールはネットリストを参照し、自動で接続操作を行います。そして、Flash へのプログラミングが行えるようになります。

テストカバレッジの解析

回路設計が出来上がれば、XJEaseを用いて、基板にした場合にどの程度のテストカバレッジが取れるかを、評価することができます。その結果を踏まえて、カバレッジを上げる為に、追加の接続など設計上の考察を行えるようになります。このカバレッジ解析は、XJEase のインターコネクトテストと、JTAG未対応デバイスに対するテストから自動算出されます。

さらに、XJTAG ツールを用いて、DFT (Design For Test デザインfor テスト) ドキュメントを生成させることができます。これは、XJEase を最大限活用する為の参照資料となります。

CPLD/ FPGA に対するプログラミング

CPLD、FPGAなどのデバイスプログラミングをサポートしています (STAPL / JAM、SVF 形式)。単純にダウンロードのみの用途や、一連のテストの中でプログラミングさせることなどができます。

各種ツールなどとのインテグレーション

XJEase は、COMインターフェイスにより、LabVIEW、Visual Basic や、他のWindowsベースのアプリケーションと統合することができます。

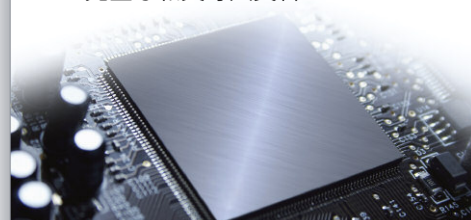
機能

- 基板実装をする前に、テストカバレッジを解析
- 柔軟・自在なインターコネクトテスト
- デバイスごとにテストを再利用できることで工数を削減—標準ライブラリは無償ダウンロード
- CPLD, FPGA, Flashへのプログラミング
- より高度なテスト—例Ethernetのループバックテスト
- 様々なアプリケーションとの統合により、完全なテストシステムの構築
- 対応ネットリスト：EDIF 2.0.0, RINF, Protel, PADS_PCB, ALLEGRO, 他。
- 1149.1 および 1149.6 デバイスをサポート

XJTAG gives you more...

XJEaseには上記全ての機能に加えて、以下のものが提供されます。

- XJRunner — XJEaseで作成したテストを実行する環境
- XJLink — USB2.0対応JTAGアダプタ (ホストPCとターゲットの接続)
- フローティングライセンスキー—XJLink内に有るため、複数のPCにソフトウェアはインストールできる
- デモターゲットHW (トレーニング、動作確認用)
- 完全な和文導入資料



Authorised distributor:

 **FUJI SETSUBI**

富士設備工業株式会社 電子機器事業部
〒591-8025 大阪府堺市北区長曾根町1928-1
Tel: 072-252-2128 www.fuji-setsu.co.jp