

## Overview

Il Layout Viewer permette di individuare rapidamente la posizione fisica dei componenti, delle net e dei pin sulla scheda. Esso offre la possibilità di visualizzare il layout, tramite i dati estratti dai progetti ODB++, nell'ambiente XJDeveloper, XJInvestigator e XJRunner.

Il Layout Viewer facilita la visualizzazione dei difetti riscontrati durante l'esecuzione dei test. Nel report del Connection Test, infatti, saranno presenti i link per mostrare graficamente sul Layout Viewer tutti gli elementi del circuito coinvolti nell'errore in analisi.

Incluso gratuitamente in XJDeveloper, XJInvestigator e XJRunner

Il Layout Viewer è integrato nel software, per aiutare i tecnici ad identificare rapidamente i difetti della scheda.

Visualizzazione degli elementi di un circuito elettronico

La visualizzazione grafica avanzata evidenzia i componenti e le net selezionate. È possibile attivare o disattivare i diversi layers grafici, facilitando la visualizzazione di ogni elemento del circuito.

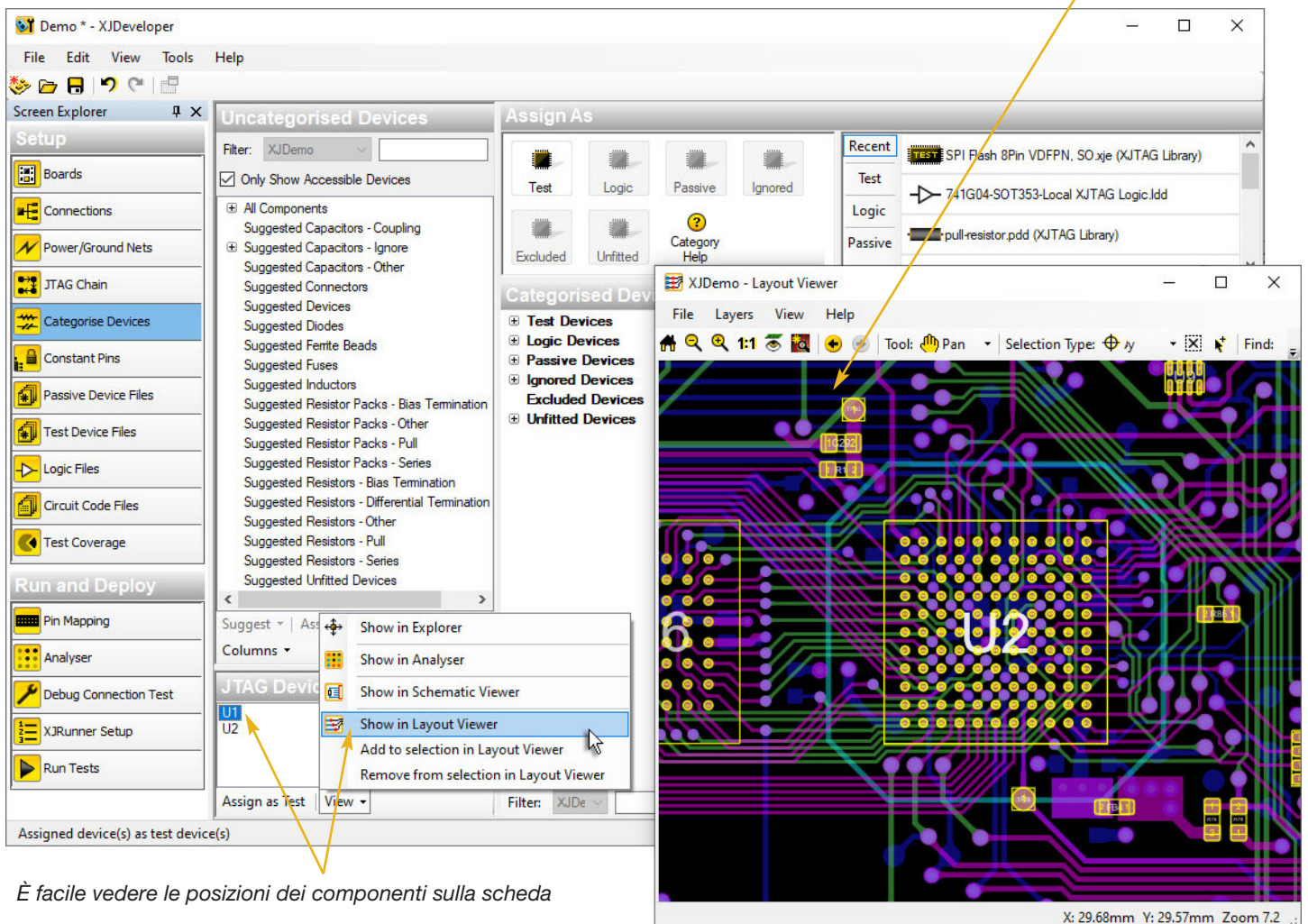
## Vantaggi

Migliorare la produttività visualizzando l'esatta posizione dei guasti sulla scheda da riparare

## Caratteristiche

- Aiuta a identificare i punti di probabile guasto
- Misure di distanza tra i componenti
- Controllo della visibilità dei layers
- Controlli avanzati dei layers e dello zoom
- Export dei grafici su appunti, file o stampante
- Import di immagini per una visualizzazione più chiara e realistica

Layout Viewer in XJDeveloper



È facile vedere le posizioni dei componenti sulla scheda

## Individuazione e localizzazione dei guasti in pochi secondi

Il Layout Viewer può essere utilizzato per individuare rapidamente dove sono localizzati i guasti della scheda sotto test.

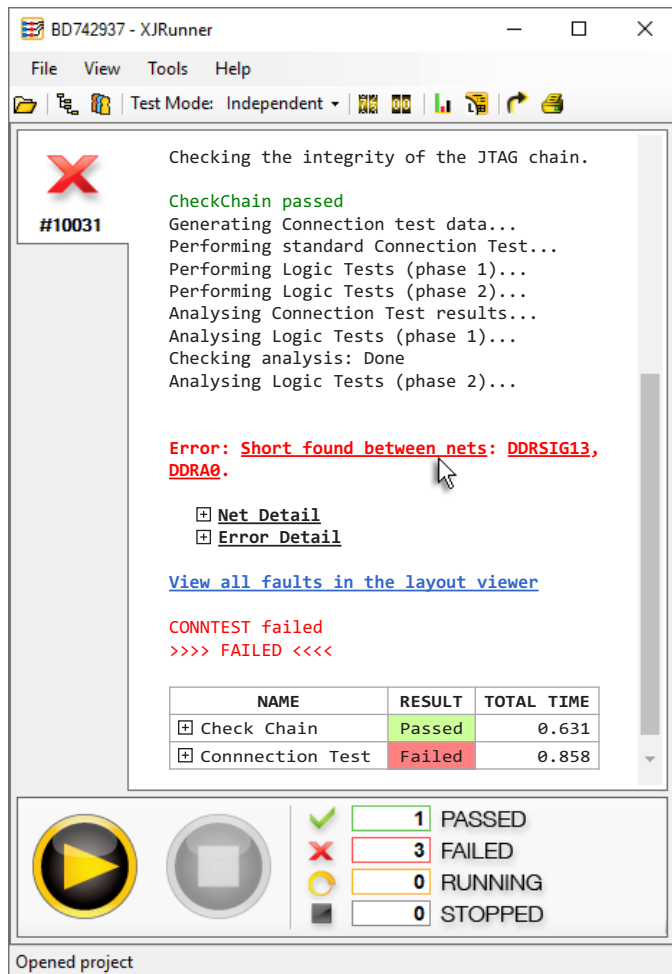
Il report di XJRunner fornisce informazioni dettagliate sui tipi di guasti e sulle net coinvolte. Sono disponibili anche dei link cliccabili che consentono di accedere facilmente alla visualizzazione grafica. Mostrando il percorso delle net,

il Layout Viewer permette di localizzare i difetti della scheda, indicando le possibili aree dei guasti.

Nell'esempio che segue, XJRunner riporta che il Connection Test è fallito e ha individuato due net che sono in corto circuito. Guardando il layout, è facile constatare che i quattro punti di guasto più probabili sono i pin della

memoria. In questo caso è improbabile che il guasto si trovi sotto il BGA, poiché i pin non sono adiacenti.

Analizzando i quattro punti sulla scheda, è stato facile individuare che il problema è scaturito da un difetto di saldatura su IC31.



BD742937 - XJRunner

File View Tools Help

Test Mode: Independent

**#10031**

Checking the integrity of the JTAG chain.

CheckChain passed

Generating Connection test data...

Performing standard Connection Test...

Performing Logic Tests (phase 1)...

Performing Logic Tests (phase 2)...

Analysing Connection Test results...

Analysing Logic Tests (phase 1)...

Checking analysis: Done

Analysing Logic Tests (phase 2)...

**Error: Short found between nets: DDRSIG13, DDRA0.**

[Net Detail](#)

[Error Detail](#)

[View all faults in the layout viewer](#)

CONNTEST failed

>>> FAILED <<<<

NAME	RESULT	TOTAL TIME
Check Chain	Passed	0.631
Connection Test	Failed	0.858

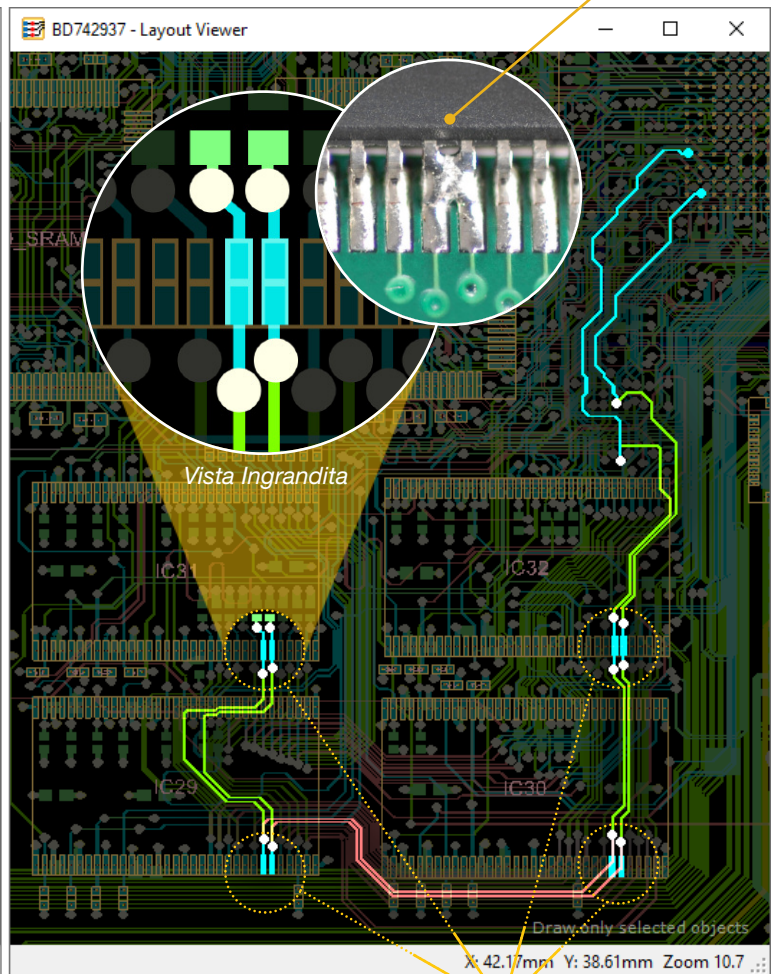
1 PASSED

3 FAILED

0 RUNNING

0 STOPPED

Opened project



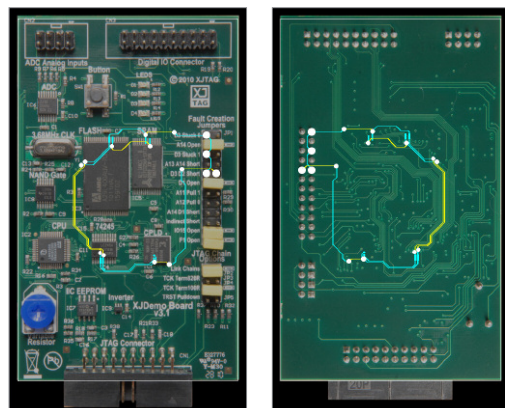
BD742937 - Layout Viewer

Corto circuito identificato

Vista Ingrandita

Draw only selected objects

X: 42.17mm Y: 38.61mm Zoom 10.7



## Import delle immagini della scheda

Per avere un aiuto ancora più consistente ad individuare la posizione fisica dei guasti sulla scheda, è possibile importare in Layout Viewer delle foto di entrambi i lati della scheda.

Queste immagini possono essere sovrapposte con i dati CAD, e quindi su di esse saranno evidenziati chiaramente i componenti e le net.

Posizioni probabili di corto circuito

Distributore

[www.xjtag.com/partners](http://www.xjtag.com/partners)