

Sumario

XJAnalyser es una herramienta visual de análisis y depuración para componentes en la cadena JTAG. Proporciona una verificación instantánea de la cadena como parte de una configuración de 3 simples pasos, y luego ofrece una vista gráfica e interactiva de los pines en los componentes JTAG.

Es posible agrupar pines en buses para un control más sencillo, y generar rápidamente señales variables para seguir las conexiones en la PCB (muy útil para verificar cortos y abiertos). XJAnalyser también soporta los estándares STAPL/JAM y SVF para programar in-system los componentes JTAG.

Depuración gráfica del circuito

Al testear una pista de la PCB con un osciloscopio, se puede hacer alternar el estado de la señal de un pin y capturar la señal en diferentes puntos. Si se testea el pin al otro extremo de la pista, se comprobará instantáneamente que no se está siguiendo la señal de interés. Las señales enviadas a un componente son rápidamente localizadas. Monitorizando pines con valores cambiantes se puede, por ejemplo, pulsar un botón y localizar rápidamente el pin al que está conectado, incluso si hay muchos miles de pines en los componentes de la cadena.

Es posible mirar sólo una sección de la cadena ya que para componentes con un largo número de pines/bolas la información puede llegar a ser abrumadora. El XJAnalyser soluciona este problema permitiendo hacer zoom únicamente en los pines/bolas en los que se esté interesado. También pueden verse múltiples vistas de la cadena JTAG, mostrándose las diferentes áreas de interés.

Control flexible

Es posible controlar los componentes en la cadena JTAG de la manera que uno quiera. El XJAnalyser ofrece tres métodos para controlar los pines: directamente desde la visualización gráfica, o utilizando la lista de pines o el seguimiento de pines en la “watch window”. En la “watch window” también se pueden agrupar los pines en buses; así se puede escribir un valor para un bus completo todo de una vez.

Interacción con la cadena JTAG

El interfaz gráfico e intuitivo permite una interacción rápida con los componentes en la cadena JTAG sin la necesidad de programar ningún componente en la PCB.

Es posible monitorizar los estados de todos los pines I/O en tiempo real y establecer gráficamente una salida en alto, bajo o señal alterna para los pines según sea necesario.

Simplifica el acceso a bajo nivel para cualquier componente conectado a un

Beneficios clave

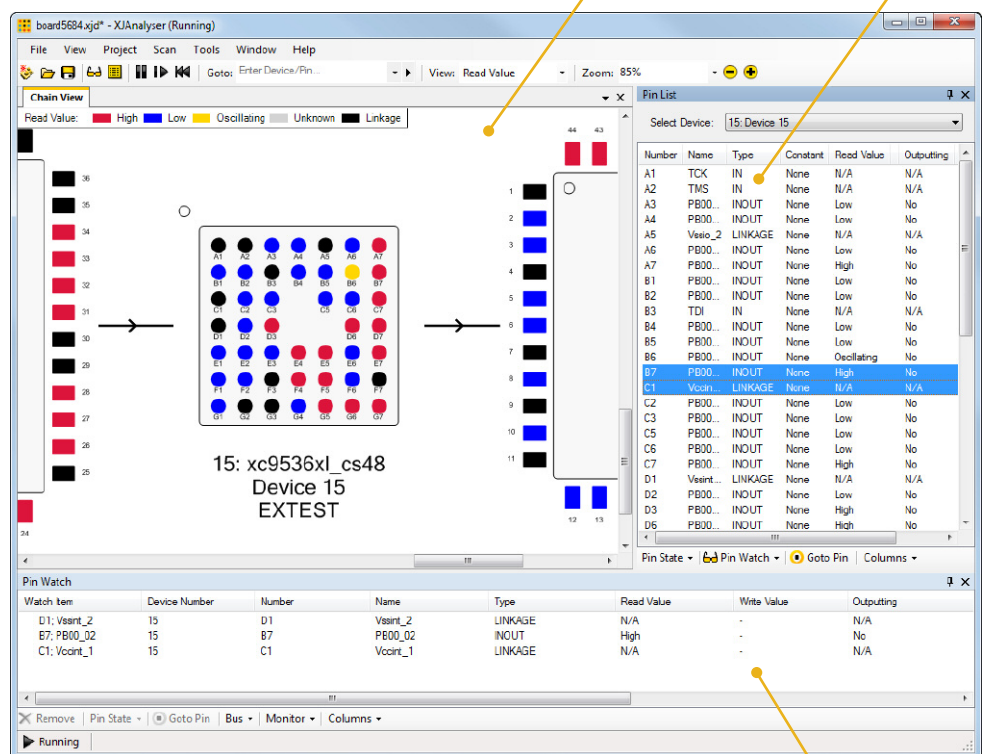
- Permite incrementar el rendimiento — estableciendo valores en los pines y siguiendo las señales se puede depurar rápidamente las PCBs, incluso en componentes BGA
- Acelera el desarrollo del producto permitiendo a los ingenieros depurar los prototipos y las PCB de desarrollo en unos minutos, en vez de en unos días
- Libera recursos de ingeniería al eliminar la necesidad de crear un test funcional para comprobar la conectividad fundamental del hardware

componente JTAG agrupando los pines en buses (Ej: “Data” o “Address”) y estableciendo valores utilizando las unidades convenientes (Hex, Binario, Decimal).

Evita dañar la tarjeta PCB – El XJAnalyser genera alertas si se intenta establecer en un pin un estado que podría entrar en conflicto con un valor que va hasta esa pista desde una procedencia distinta.

Vista gráfica de la cadena JTAG

Lista de pines



The screenshot shows the XJAnalyser interface for a device named '15: xc9536x1_cs48 Device 15 EXTST'. It features a central 'Chain View' with a grid of pins (A1-A7, B1-B7, C1-C7, D1-D7, E1-E7, F1-F7, G1-G7) color-coded by state. To the right is a 'Pin List' table with columns for Number, Name, Type, Constant, Read Value, and Outputting. At the bottom is a 'Pin Watch' table with columns for Watch Item, Device Number, Number, Name, Type, Read Value, Write Value, and Outputting.

Number	Name	Type	Constant	Read Value	Outputting
A1	TCK	IN	None	N/A	N/A
A2	TMS	IN	None	N/A	N/A
A3	PB00..	INOUT	None	Low	No
A4	PB00..	INOUT	None	Low	No
A5	Vsio_2	LINKAGE	None	N/A	N/A
A6	PB00..	INOUT	None	Low	No
A7	PB00..	INOUT	None	High	No
B1	PB00..	INOUT	None	Low	No
B2	PB00..	INOUT	None	Low	No
B3	TDI	IN	None	N/A	N/A
B4	PB00..	INOUT	None	Low	No
B5	PB00..	INOUT	None	Low	No
B6	PB00..	INOUT	None	Oscillating	No
B7	PB00..	INOUT	None	High	No
C1	Vccint	LINKAGE	None	N/A	N/A
C2	PB00..	INOUT	None	Low	No
C3	PB00..	INOUT	None	Low	No
C5	PB00..	INOUT	None	Low	No
C6	PB00..	INOUT	None	Low	No
C7	PB00..	INOUT	None	High	No
D1	Vsint..	LINKAGE	None	N/A	N/A
D2	PB00..	INOUT	None	Low	No
D3	PB00..	INOUT	None	High	No
D6	PB00..	INOUT	None	High	No

Watch Item	Device Number	Number	Name	Type	Read Value	Write Value	Outputting
D1: Vsint_2	15	D1	Vsint_2	LINKAGE	N/A	-	N/A
B7: PB00_02	15	B7	PB00_02	INOUT	High	-	No
C1: Vccint_1	15	C1	Vccint_1	LINKAGE	N/A	-	N/A

“Watch window”

Programación CPLD

Se pueden utilizar archivos STAPL/JAM y SVF dentro del XJAnalyser. Estos archivos se utilizan típicamente para programar componentes tales como CPLDs y FPGAs. Incluso si estos archivos fueron creados para una cadena JTAG de un solo componente, El XJAnalyser puede utilizarlos en cadenas de más componentes.

Comparación de tarjetas PCB

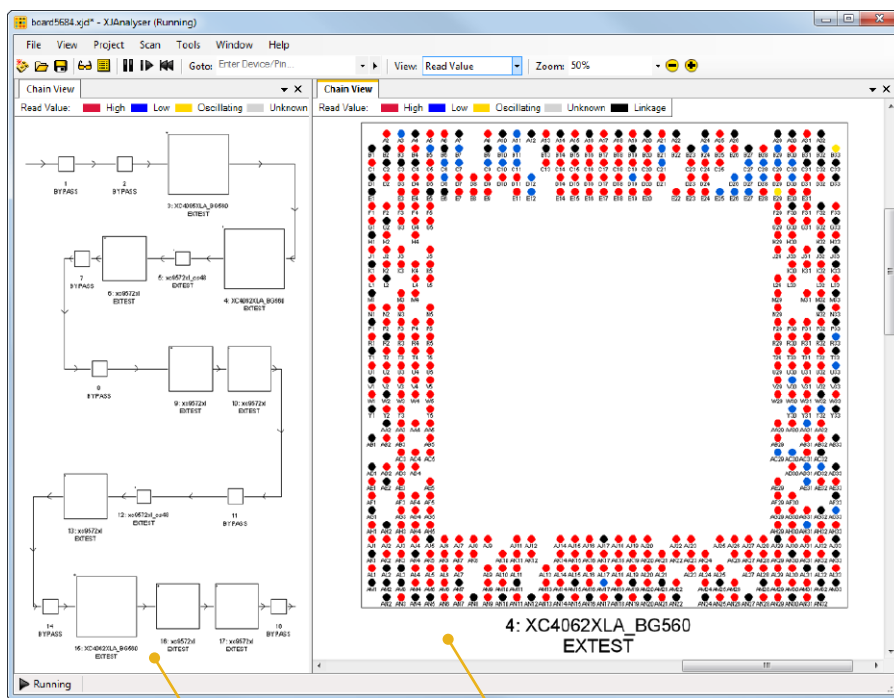
Con la función "Golden Scan", se pueden capturar los valores obtenidos de los componentes JTAG de una tarjeta PCB que se sepa que funciona correctamente. Estos valores pueden ser luego

utilizados para identificar las diferencias entre las tarjetas PCB exhibiendo los comportamientos inesperados.

Configuración rápida y sencilla

El XJAnalyser tiene un sencillo asistente de configuración en 4 clicks que permite empezar a testear y depurar la PCB en seguida. Todo lo que se tiene que hacer es configurar la asignación de pines en el conector JTAG y seleccionar una librería que contenga los archivos BSDL apropiados y ya se puede empezar a trabajar con XJAnalyser.

Incluso si no se dispone de un archivo BSDL, el XJAnalyser trabajará con los componentes restantes.



Vista global

Vista detallada

Características

- Es capaz de testear BGAs y componentes fine-pitch
- Solo son necesarios los archivos BSDL para poner en marcha la tarjeta PCB
- Configuración de los estados de los pines — Ej: alto, bajo, señal alterna
- Localización de cortos, abiertos, etc.
- Fácil acceso de bajo-nivel a los pines/buses de los componentes
- Visualización clara de los pines/bolas con niveles variables de zoom y pantalla dividida
- Rápida localización y monitorización de pines cambiantes
- Programación de componentes con archivos SVF y STAPL
- Plug & play
- Interacción en tiempo real

XJTAG te da más...

El XJAnalyser también incluye todas las características siguientes:

- Controlador JTAG — requerido para conectar el PC con el circuito bajo test, disponible con varias opciones de conectividad
- Opciones de licencia flexibles, así es posible instalar el software en varios ordenadores
- Soporte y actualizaciones por un año
- Hardware de demostración
- Tutorial completo

opinión

Anthony Merry
Director Técnico
Haliplex

“XJTAG nos permite ahorrar más de \$100.000 USD al año, reduciendo el tiempo de desarrollo y fabricación de cada nuevo diseño, también se pueden reparar las tarjetas más rápidamente y reducir el número de tarjetas de desguace.”

“Otros sistemas tienden a ocultar detalles, lo que hace difícil estar seguro de que ciertos aspectos están cubiertos. XJTAG combina potentes cualidades con un precio extremadamente competitivo y representa un valor excepcional entre los sistemas de test boundary scan.”

Distribuidor / Socio Tecnológico