

개요

XJAnalyser는 JTAG 체인에 있는 Device에 대한 그래픽 분석 및 디버깅을 수행하는 Tool입니다. 간단한 3-단계 과정으로 구성되며 즉각적인 체인 검증을 수행하고, JTAG Device 상에 있는 핀의 연관성에 대한 그래픽 화면을 제공합니다.

보다 쉬운 제어를 위해 핀을 버스로 묶을 수 있고 신속하게 toggling 신호를 발생시켜 보드상의 커넥션을 확인할 수 있습니다-short 또는 open을 확인하는데 유용함. XJAnalyser는 시스템내의 JTAG Device 를 프로그래밍하기 위한 STAPL/JAM 및 SVF 표준을 지원합니다.

주요 장점

- 매출을 증대시켜 줍니다—핀 값을 설정하고 신호를 확인하여, BGA type device도 신속히 디버깅 할 수 있습니다.
- 프로토 타입에서 제조까지의 공정을 단축시켜 time to market을 실현할 수 있습니다
- Device 프로그래밍을 위한 다수의 다운로드 Tool이 필요 없어 예산을 절감할 수 있습니다

Graphical circuit debugging

오실로스코프로 보드 주변의 네트를 검색할 때, 하나의 핀을 네트상에 toggle로 설정하고 다른 포인트에 있는 신호를 capture 하십시오. 또 다른 핀이 보이면, 귀하가 원하는 신호를 더 이상 추적하고 있지 않다는 것을 순간적으로 알게 됩니다.

Device에 보내고 있는 신호를 신속하게 확인이 가능합니다. 예를 들어, 비록 체인내의 Device 상에 수천 개의 핀/불이 있다고 하더라도 핀들이 변하는 값들로 모니터링 하여 버튼을 누르고, 연결된 핀/불을 신속하게 발견하고 디스플레이 할 수 있습니다.

원하는 체인의 영역을 볼 수 있습니다. 많은 수의 핀/불을 가진 Device에 대한 정보는 너무 복잡합니다. XJAnalyser는 원하는 불이나 핀을 확대할 수 있어 이러한 문제들을 해결합니다. 또한 관심 있는 다른 영역을 보면서 JTAG Chain의 다양한 화면을 디스플레이 할 수도 있습니다.

Flexible control

원하는 방식대로 JTAG 체인에서 Device를 제어합니다. XJAnalyser는 핀을 제어하는 세가지 방법을 제공합니다: 그래픽 디스플레이를 통하여 직접 제어, 핀 리스트 혹은 핀 위치(watch)를 사용하여 제어. 또한 핀 위치(watch)는 핀들을 버스로 묶게 해줍니다; 그리고, 동시에 완성된 버스에 값을 설정할 수 있습니다.

JTAG 체인의 interaction

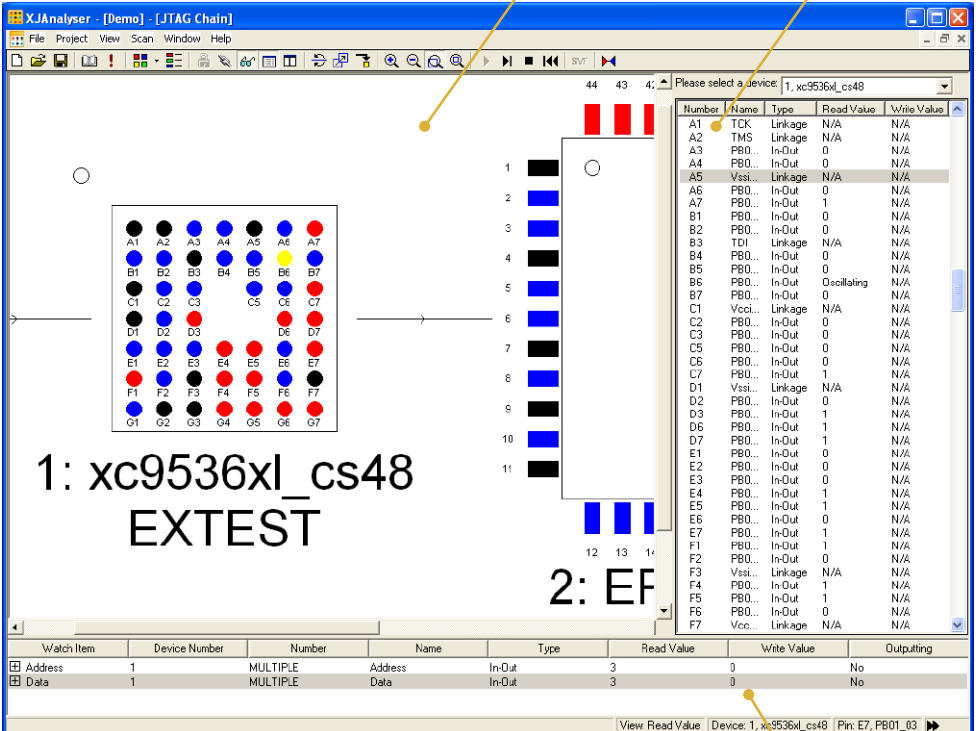
섬세한 그래픽 인터페이스는 보드에서 프로그래밍 혹은 부팅 없이 JTAG체인상의 Device들과 빠른 communication이 가능하도록 합니다.

실시간으로 모든 I/O핀의 상태를 감시하고 필요할 경우 그래픽상에서 핀을 high, low 출력 혹은 토글(toggle)을 설정합니다.

핀을 함께 버스로 묶고 (예, "data" 혹은

"address") 편리한 유닛 (hex, binary, decimal)을 사용하는 값을 설정함으로써 JTAG에 연결된 모든 Device의 low-level access를 간단하게 합니다.

보드에 damage를 방지합니다. — 만약 당신이 어떠한 핀을 값을 다른 소스로부터 네트로 끌고가 충돌(conflict)이 발생할 상황에 놓이도록 한다면, XJAnalyser는 경고를 발생시킵니다.



The screenshot shows the XJAnalyser interface with the following components:

- Chain Diagram:** A grid of pins labeled A1 through G7, with a central device labeled "1: xc9536xl_cs48 EXTTEST".
- Pin List:** A vertical list of pins with status indicators (black, blue, red) and labels like "1: xc9536xl_cs48" and "2: EF".
- Table:** A table with columns: Number, Name, Type, Read Value, Write Value. It lists various pins and their configurations.
- Watch Window:** A table at the bottom with columns: Watch Item, Device Number, Number, Name, Type, Read Value, Write Value, Outputting. It shows data for Address and Data.

위치 창(watch window)

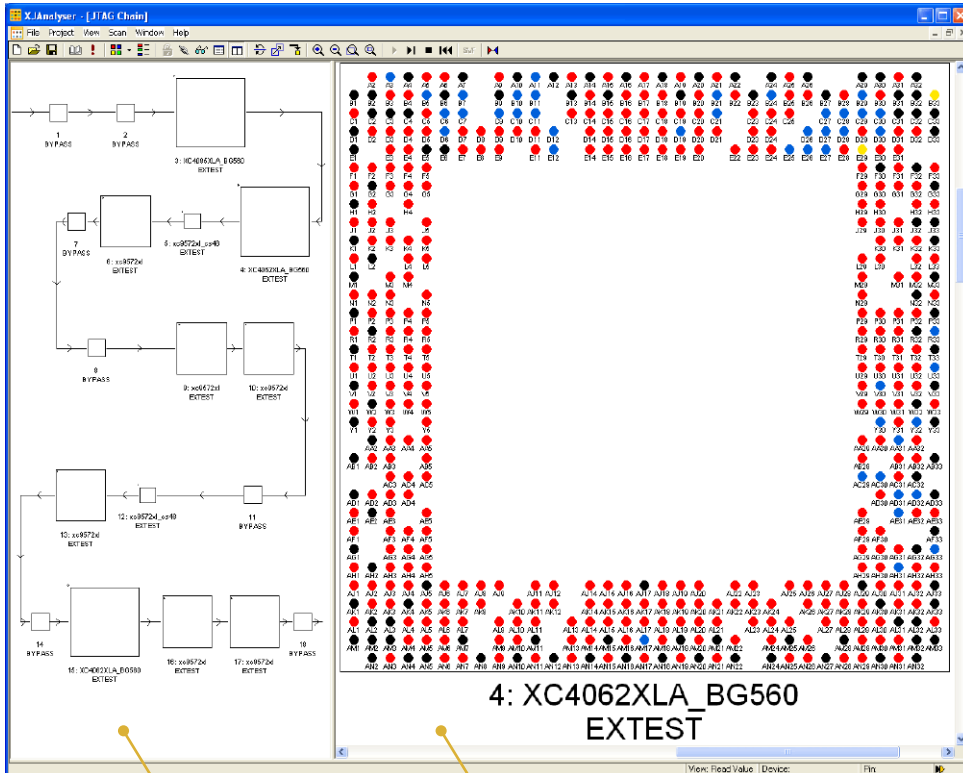
Three-click wizard

XJAnalyser는 빠르고 간단한 설치 마법사가 있어서 보드를 즉시 테스트하여 디버깅할 수 있도록 해 줍니다. 단지 JTAG Header와 적절한 BSDL 파일이 있는 라이브러리를 선택하기만 하면 XJAnalyser로 작업을 시작할 수 있습니다.

여러 개의 JTAG Device가 있을 경우 하나의 BSDL파일이 없다 하더라도, XJAnalyser는 여전히 다른 Device들과 작동 할 것입니다.

CPLD 프로그래밍

XJAnalyser내에서 STAPL /JAM과 SVF 파일을 작동시킬 수 있습니다. 이 파일들은 보통 CPLD와 FPGA같은 Device들을 프로그램 하는데 사용됩니다. 이 파일들이 단일 Device를 가진 JTAG 체인을 위해 만들어졌다고 하더라도, XJAnalyser는 더 많은 Device가 있는 체인들 상에서 그것들을 작동시킬 수 있습니다.



축소 화면

확대 화면

특징

- BGA 및 fine-pitch device를 테스트할 수 있습니다
- 보드를 장착하고 작동시키기 위해서는 단지 BSDL 파일만 필요합니다
- 핀 상태를 설정합니다 — 예 high, low, toggling
- 쇼트, 단선, 및 기타 다른 신호를 추적합니다
- 핀/버스로의 용이한 low level access
- 다양한 줌크기와 분리된 화면을 갖는 핀/볼의 선명한 디스플레이
- 값이 변화하는 핀을 신속히 찾고 관찰합니다
- SVF와 STAPL 파일로 Device를 프로그래밍 합니다
- Plug and play
- 실시간 communication

XJTAG는 더 많은 것을 선사 합니다...

상기의 모든 특징은 XJAnalyser 구매 시 포함됩니다. 지불 가격은 또한 다음을 포함합니다:

- XJLink — 테스트 시 PC를 회로에 연결하는데 필요한 USB 2.0 to JTAG 어댑터
- 유동적인 라이선스가 XJLink내에 있어서 어떠한 PC라도 소프트웨어를 설치할 수 있습니다
- 설명용 하드웨어
- 전반적인 학습자료

의견

Anthony Merry
최고 기술이사
Haliplex

“XJTAG는 우리가 한층 더 신속하게 보드의 결함을 발견하여 수정할 수 있게 하고, 새 보드를 주문하는 엔지니어링 시간을 단축시키며, 버려지는 보드 수를 줄여서 연간 미화 100,000달러 이상을 절약하게 해줍니다.”

“기타 다른 시스템들은 상세내용을 숨기는 경향이 있는데 이는 특정한 테스트 기능이 지원되는지 확인하는 것을 어렵게 합니다.XJTAG는 강력한 기능을 매우 경쟁력 있는 가격에 제공하고, 바운더리 스캔 체인 테스트는 시스템들 사이에서 현저히 차별화되는 가치를 보여줍니다.”

대리점:



(주)제이앤 디테크

경기도 수원시 영통구 매탄동
1276번지 레몬스포렉스 306호
전화 : +82 70-7547-7126
팩스 : +82 31-211-0859
이메일 : bravo6@jndtech.com
thomas81@jndtech.com