

## Обзор

XJDeveloper — это программное приложение для визуальной отладки печатной платы через расположенные на плате микросхемы с поддержкой JTAG. Генерируемые автоматически тесты на обрывы/замыкания объединяются с тестами элементов, не поддерживающих JTAG, таких как микросхемы RAM и т.д., что позволяет провести всесторонний тест платы. Такие микросхемы, как Flash память, EEPROM, CPLD, FPGA и даже внутренняя Flash память микропроцессора, могут быть перепрограммированы при помощи системы XJTAG.

XJDeveloper может быть полезен в том числе и в процессе проектирования платы, когда ещё даже нет физического прототипа: встроенная система анализа полноты покрытия позволяет оценить процент покрытия будущей платы тестами.

### Быстрая разработка тестов

XJDeveloper помогает ускорить разработку тестов при помощи подсказок как классифицировать каждый конкретный элемент печатной платы. А если в наличии имеется BOM файл, то XJDeveloper ещё и подскажет, какую тестовую модель из имеющихся во встроенной библиотеке потенциально можно применить к каждому элементу.

Модели, содержащиеся во встроенных библиотеках, подразделяются на модели для простых пассивных элементов, таких как резисторы и т.д., модели для сложных микросхем, таких как DDR3 и т.д., и модели для элементов, работу которых можно описать таблицей истинности, таких как буферные элементы и логические вентили.

Используя эти модели, собрать полнофункциональный тест платы можно без дополнительного программирования.

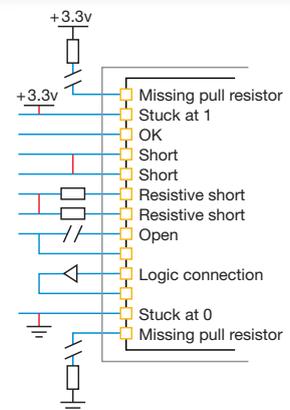
### Тест на обрывы / замыкания

В XJDeveloper встроен так называемый connection test, т.е. автоматический тест на обрывы/замыкания всех цепей, доступных через микросхемы, входящие в JTAG цепь. Этот тест идентифицирует большой диапазон такого рода неисправностей, как например, ошибочное подключение, подключение к питанию или “земле”, резистивные замыкания (resistive shorts), инверсные замыкания (inverted shorts) и т.д. Подтягивающие (Pull-up и Pull-down) резисторы также идентифицируются.

Автоматический тест на обрывы/замыкания также тестирует как управляющие сигналы, так и сигналы данных на таких логических элементах, как буферные элементы и логические вентили. В случае обнаружения неисправности, автоматический тест на обрывы/замыкания генерирует серию целевых тестовых воздействий с целью выявления точного местоположения неисправности.

## Выгоды

- Сокращение общего времени отладки плат
- Удешевление проекта за счёт выявления потенциальных проблем на более ранних стадиях проектирования
- Сокращение времени разработки тестов за счёт повторного использования наработок, полученных на производстве и при обслуживании
- Сокращение времени разработки тестов за счёт повторного использования одних и тех же наработок в разных проектах



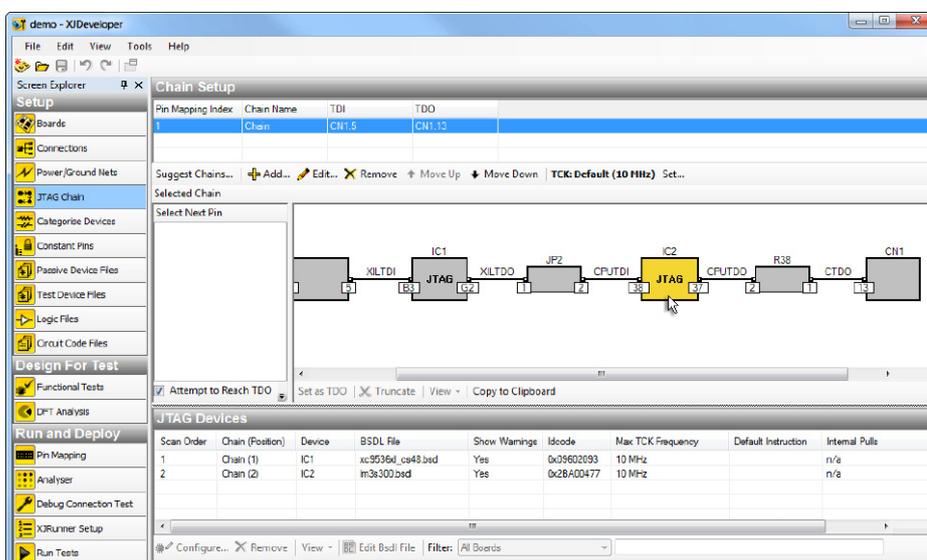
Автоматически обнаруживает широкий спектр неисправностей

### Тестирование не-JTAG компонентов

XJDeveloper существенно упрощает использование компонентов из JTAG цепи для тестирования компонентов, не имеющих JTAG интерфейса. Например, при тестировании памяти путём записи и чтения данных, нет необходимости запускать процессор и готовить для него соответствующую программу. И даже такие сложные тесты, как отправка и приём Ethernet пакетов, могут быть выполнены как часть общего процесса тестирования платы.

### Импорт стандартных данных

Для тестирования цепей вокруг JTAG компонентов, XJDeveloper использует стандартные нетлисты схем и BSDL файлы (Boundary Scan Description Language). Поддерживается около 60 форматов нетлистов. Один из этих форматов, а именно ODB++, кроме информации о цепях, может также содержать топологию платы, что позволяет показать физическое место расположения неисправностей.



## Язык описания тестов

Встроенный в XJDeveloper язык высокого уровня под названием XJEase является очень функциональным и гибким инструментом достижения задач, поставленных перед тестированием компонентов не имеющих интерфейса JTAG.

Встроенная библиотека содержит тесты на тысячи компонентов, является пополняемой и позволяет легко сконструировать тест для нового компонента, даже без опыта программирования.

Тесты пишутся в терминах тестируемых компонентов, т.е. всё, что требуется от разработчика тестов, это указать, на какие пины тестируемой не-JTAG микросхемы подать какие значения, а с каких считать. Система автоматически сформирует все необходимые JTAG команды.

Такой подход позволяет не только ускорить разработку самого теста, но и позволяет повторно использовать один и то же тест для тестирования нескольких одинаковых микросхем.

Использование возможностей полнофункционального языка высокого уровня, таких как переменные, циклы, условные операторы, функции и т.д., позволяет сформировать не только "пассивный" тест (сигнал-ответ), но и разработать тест, взаимодействующий с платой в режиме реального времени, например, ждущий нажатия кнопки на плате.

Инструменты отладки, такие как окно просмотра значений переменных, точки прерывания и т.д., позволяют подготовить новый тест максимально быстро.

## Перепрограммирование Flash памяти и JTAG компонентов

Во встроенной библиотеке присутствуют все необходимые файлы для загрузки данных во Flash память из образа. Для перепрограммирования таких JTAG компонентов, как CPLD и FPGA, XJDeveloper позволяет запустить STAPL / JAM или SVF файлы, сгенерированные инструментами от разработчиков этих ПЛИС. Внутренняя Flash память некоторых микропроцессоров также может быть перепрограммирована через JTAG интерфейс.

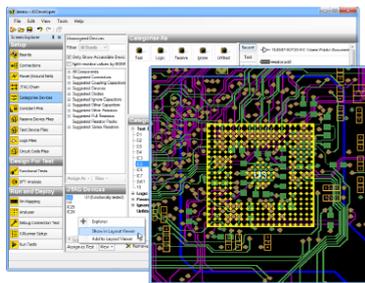
## Анализ полноты покрытия

Как только в процессе проектирования была закончена разработка принципиальной схемы и появилась возможность экспортировать нетлист, можно заводить проект в XJDeveloper и начинать прикидывать возможную полноту покрытия тестами. Рассчитываемая автоматически полнота покрытия учитывает как автоматические тесты на обрывы/замыкания, так и библиотечные тесты компонентов без JTAG.

На сайте xjtag.com можно скачать руководство с рекомендациями по повышению полноты покрытия, что позволит избежать многих потенциальных проблем. Руководство называется XJTAG's Design For Test (DFT).

## Встроенные XJRunner, XJAnalyser, Schematic и Layout Viewer

Тесты, разработанные для массового тестирования на производстве, перед отправлением на фабрику могут быть отлажены во встроенном XJRunner. А встроенные инструменты просмотра схемы и топологии помогут быстро найти нужный компонент или место расположения неисправности.



Подробнее о XJRunner, XJAnalyser, Layout и Schematic Viewer на отдельных листах.

## Интеграция

Тесты XJDeveloper могут быть интегрированы в NI LabVIEW™. Специфические тесты также могут быть разработаны на Visual Basic®, C#® и т.д., а также с использованием .NET интерфейса.

## Разработка тестов

Если все инженеры очень сильно заняты работой, компания XJTAG предлагает разработать своими силами тест как всей системы, так и тесты для отдельных специфических микросхем.

## Возможности

- Встроенный автоматический тест на обрывы/замыкания
- Автоматическая поддержка логических элементов
- Библиотека стандартных компонентов
- Повторное использование тестов
- Перепрограммирование — CPLD, ПЛИС, памяти и т.д.
- Анализ полноты покрытия до разработки топологии
- Встроенные визуализаторы схемы и топологии
- Сложные тесты, например, Ethernet интерфейс
- Интеграция со стандартными средами тестирования
- Поддержка более 60 форматов нетлистов, включая ODB++, RINF, Protel, PADS-PCB и ALLEGRO
- Тестирование плат без нетлистов, требуются только BSDL файлы
- Поддержка стандартов 1149.1 и 1149.6



## Нет нетлиста? Не проблема!

Даже если нетлист платы отсутствует, плата всё равно может быть протестирована. Функция тестирования платы без нетлиста позволяет получить необходимую информацию из BSDL файлов. Система автоматически найдёт компоненты в JTAG цепи, а компоненты без JTAG, такие как RAM или Flash память, могут быть при необходимости указаны вручную.

Дистрибьютор / Технологический Партнер